

数模混合信号反激控制芯片

概述

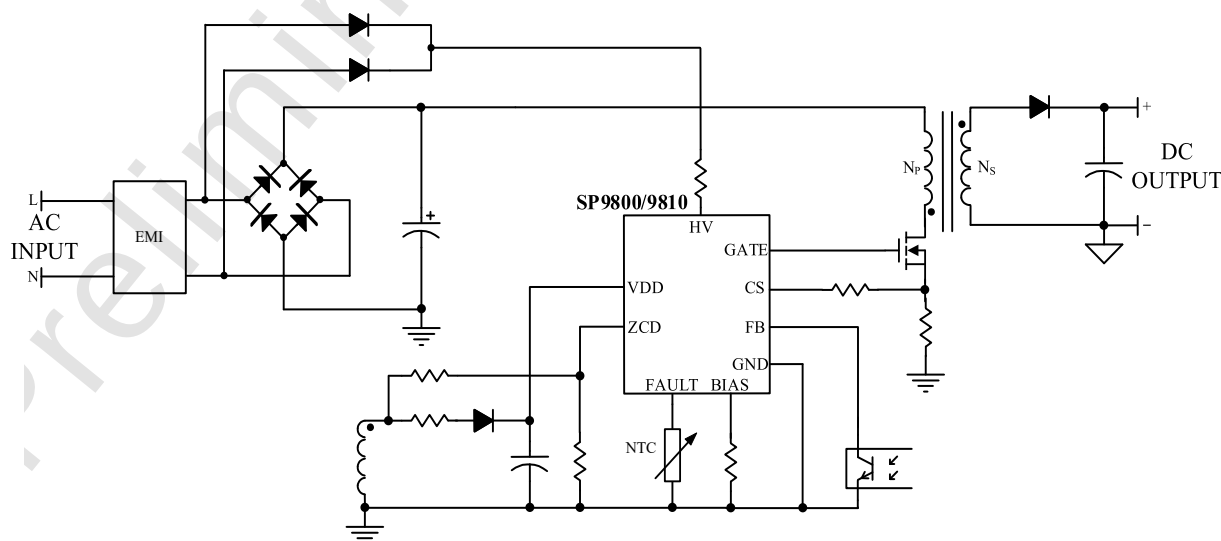
SP9800/SP9810 是一款高性能数模混合信号的 AC/DC 反激控制芯片，通过将关键模拟信号数字化，综合逻辑运算处理，从而适应更多元的工况，实现更复杂的功能，适合应用在高功率密度和多电压电流的反激电源方案中。

芯片由基于状态机的数字核和模拟外设组成，结合了输出电流计算和创新的谷底锁定控制策略，保证不同工况下的效率和纹波，以及恒定或恒功率的输出限流，来满足安规 LPS 或多口充的要求。芯片也集成了高压启动模块，待机功耗符合六级能效要求。

芯片内置了全面的保护功能，包括初级限流环保护 (OPP)，过载保护 (OLP)，内部和外部过温保护 (OTP)，采样电阻短路保护 (CS Short)，输出整流管短路保护 (CS OVP)，输入过压欠压保护 (AC OVP & BNI/O)，输出过压欠压保护 (Vo UVP & OVP)，VDD 过压保护，ZCD 开路和短路保护。保护发生后，CS 引脚会产生相应的保护故障码。部分保护发生后，芯片会停止工作一段时间后再重启，便于降低保护时的功耗。

SP9800 和 SP9810 均采用 SSOP10 封装。

应用简图



特点

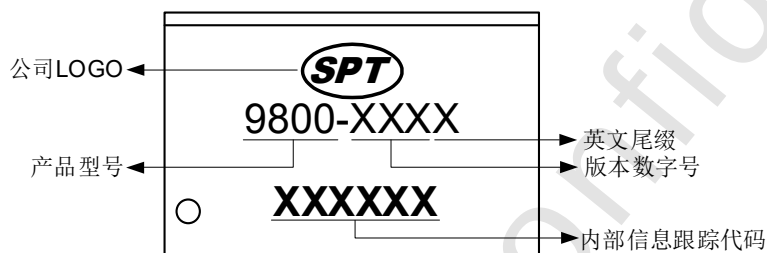
- 高压模块实现启动、采样、VDD 维持、X 电容放电功能（专利）
- 宽 VDD 电压范围
- SP9800 支持创新的 **Cap-Less™** 技术进入深度 CCM，母线电容容值可放置额定功率的 0.8~1uF/W
- 中满载谷底锁定模式实现无噪音工作
- 输出电压补偿的 Burst 工作模式
- 可配置限频 130/180/260/350kHz
- 可配置精准 CC/CV/CP 曲线
- 高温或 AC 低压功率降额
- 6V 驱动电压，可直驱 E-Mode GaN HEMT
- 驱动电流智能调整，降低次级整流管应力
- 智能抖频，改善 EMI 和纹波
- 可外置 NTC 电阻提供器件过温保护
- 17 种保护故障码上报
- 单次可编程 (OTP) 配置寄存器

应用范围

- AC/DC 单口和多口快充
- 高功率密度 AC/DC 电源适配器

产品信息

产品型号	封装	打印名称	功能描述	包装
SP9800-000A	SSOP10、无铅	9800-000A	工程样品	4K/盘
SP9800-001A		9800-001A	见功能详情	
SP9800-002A		9800-002A		
SP9800-003A		9800-003A		
SP9800-004A		9800-004A		
SP9810-000A		9810-000A	工程样品	



功能详情

产品型号	限制频率	Min. Valley 高压	CV/CC/CP	OPP	I _{Min Valley} % 低压/高压	恒流基准 K _i	CCM 阈值
SP9800-001A	CS 配置	3	CP 60%	Disable	58%/66%	0.191	0.60V
SP9800-002A	CS 配置	3	CP 60%	Disable	58%/66%	0.191	0.54V
SP9800-003A	CS 配置	3	BIAS 配置	Disable	58%/66%	BIAS 配置	0.60V
SP9800-004A	CS 配置	3	BIAS 配置	Disable	58%/66%	BIAS 配置	0.54V

产品型号	V _o UVP	开机 V _o OVP	AC OVP	AC 阈值— V _{CCM&Jitter}	抖频 f _{Jitter} ΔV _{Jitter}	BNI/O
SP9800-001A	0.288V 40ms	Disable	294Vac 11ms	107Vac	2.44kHz 38mV	57/60Vac
SP9800-002A	0.288V 40ms	Disable	294Vac 11ms	107Vac	2.44kHz 38mV	57/60Vac
SP9800-003A	0.288V 40ms	Disable	294Vac 11ms	107Vac	2.44kHz 38mV	57/60Vac
SP9800-004A	0.288V 40ms	Disable	294Vac 11ms	107Vac	2.44kHz 38mV	57/60Vac

极限参数

符号	描述	范围	单位
V _{HV}	HV 引脚电压	-0.3~700	V
V _{VDD}	电源供电电压	-0.3~65	V
V _{FAULT} 、V _{BIAS} 、 V _{FB} 、V _{ZCD} 、V _{VCS}	FAULT、BIAS、FB、ZCD、CS 脚 输入电压	-0.3~7	V
V _{GATE}	GATE 脚输入电压	-0.3~24	V
T _J	工作结温范围	-40 to 150	°C
T _{STORAGE}	存储温度范围	-55 to 150	°C
T _{LEAD}	焊接温度（焊锡，10 秒）	260	°C
	ESD 标准 JEDEC JS-001-2017 ¹	±2000	V

注：超出上述“极限参数”可能对器件造成永久性损坏。工作条件在极限参数规范内可以工作，但不保证其特性。器件长时间工作在极限条件下，可能影响器件的可靠性及寿命。

1. HV 引脚除外

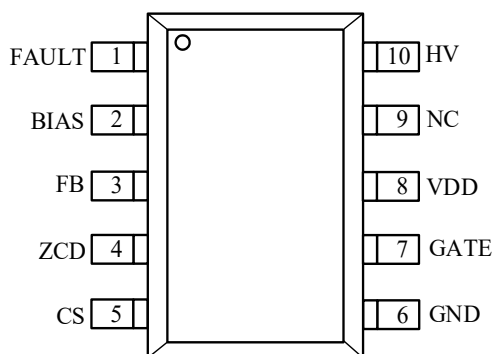
封装热损率

产品封装	结温到环境热阻 θ_{JA} (°C/W)
SSOP10	120

推荐工作条件

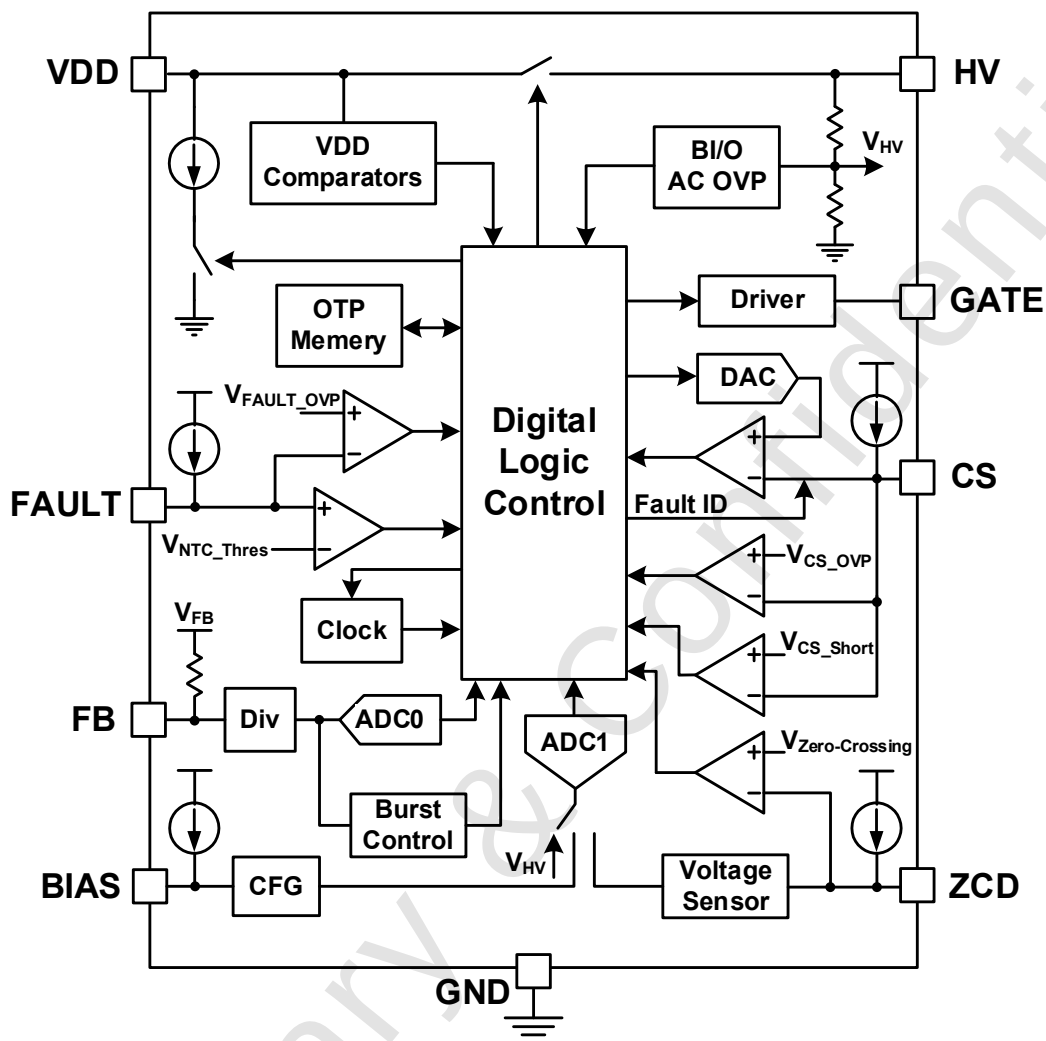
符号	描述	范围	单位
VDD	VDD 脚电压	9.5~54	V

引脚定义



序号	名称	功能
1	FAULT	保护引脚，外接元件可实现 NTC OTP、OVP 等功能
2	BIAS	配置引脚，连接不同的电阻阻值实现不同的配置；可以关闭该功能
3	FB	反馈引脚，连接光耦输出
4	ZCD	辅助绕组检测，用于捕获谷底信号和输出电压
5	CS	初级电流检测，用于逐周期电流峰值控制。在启动阶段，可以用来配置最高限制频率；在保护阶段，会产生相应保护的故障码
6	GND	接地引脚
7	GATE	驱动引脚
8	VDD	供电引脚
9	NC	无
10	HV	高压引脚，实现高压启动、电压检测、X 电容放电、VDD 维持功能

内部框图



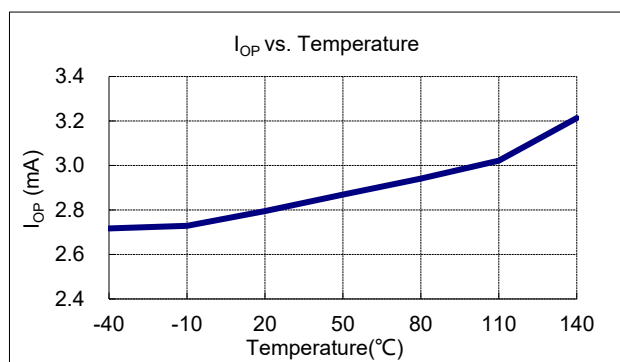
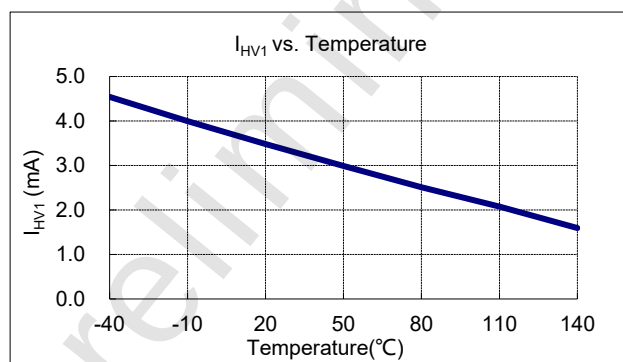
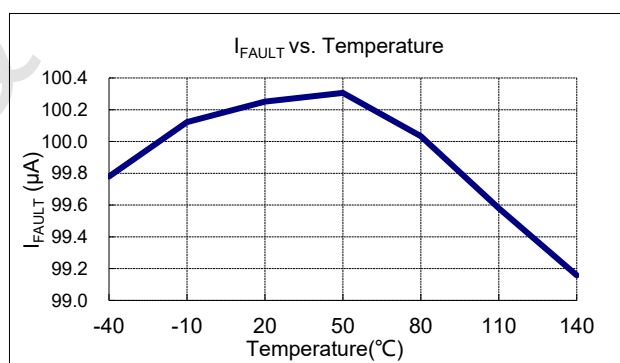
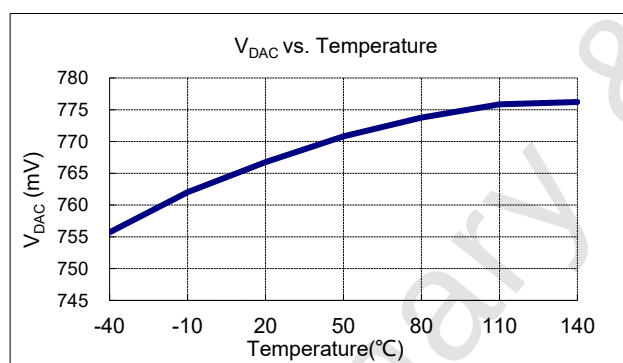
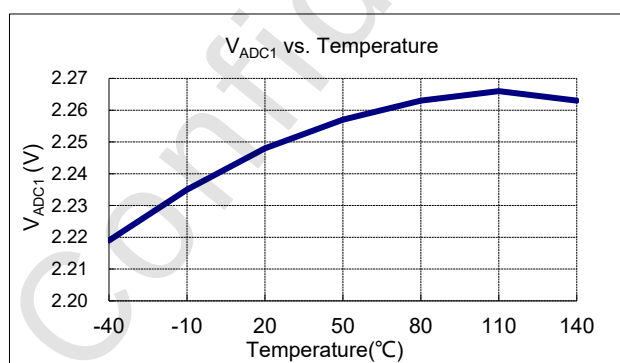
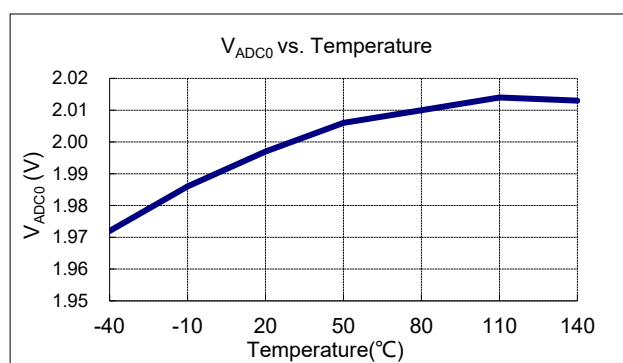
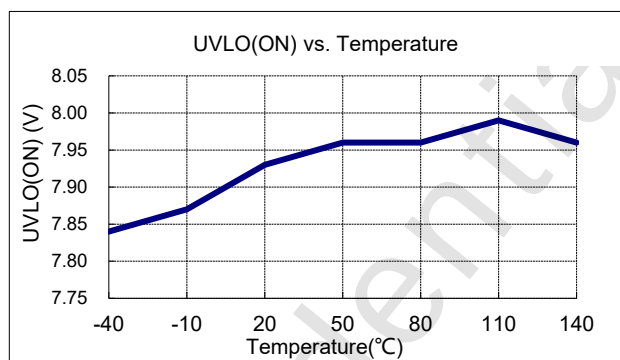
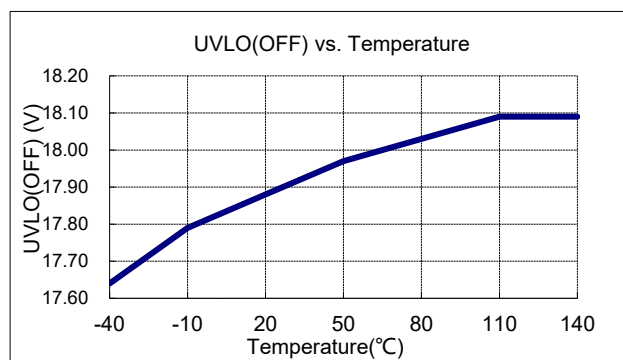
电气参数

(除非特别声明, 测试条件是: 环境温度 $T_A=25^{\circ}\text{C}$ 。)

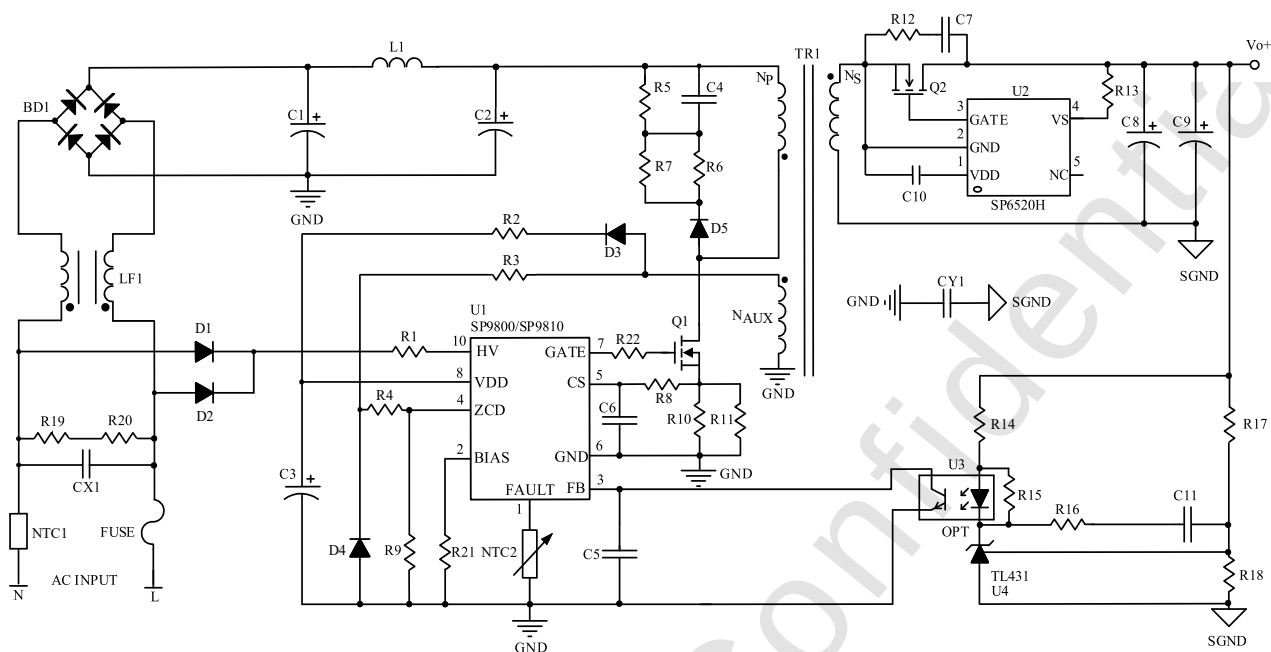
符号	描述	条件	范围			单位
			最小	典型	最大	
高压引脚（HV）						
I _{HV1}	HV 脚输入电流 @VDD>0.5V	HV=60V，VDD=2V	2.5	3.2		mA
I _{HV2}	HV 脚输入电流 @VDD<0.5V	HV=60V，VDD=0.5V	0.5	0.9	1.2	mA
I _{Leakage}	启动后 HV 脚漏电流	VDD=20V，HV=700V		26	40	μA
V _{H/L}	高低压分界			160		Vac
V _{H/L_HYS}	高低压检测回滞			10		Vac
供电引脚（VDD）						
I _{Startup}	VDD 启动电流	VDD=UVLO（OFF）-1V	15	28	50	μA
I _{OP}	正常工作电流	VDD=UVLO（OFF）+1V	2	2.8	4	mA
I _{OP_Burst}	跳频工作电流	FB=0V	0.8	1.2	1.5	mA
UVLO(ON)	欠压保护开启电压		7	7.9	9.5	V
UVLO(OFF)	欠压保护关断电压		17	17.9	19	V
V _{VDD_Hold_ON}	VDD 维持开启电压			9.5		V
V _{VDD_Hold_OFF}	VDD 维持关闭电压			12		V
V _{VDD_OVP}	过压保护	FB=3V，扫描 VDD 直到保护	58	60	62	V
I _{VDD_Discharge}	对地放电电流			4		mA
T _{HOLD}	自恢复保护重启时间			1.8		s
反馈引脚（FB）						
I _{FB}	短路电流		224	234	242	μA
V _{FB}	开路电压		4.75	4.85	5.0	V
电流采样（CS）						
V _{CS_Peak_Clamp}	峰值控制最高电压		0.75	0.765	0.78	V
T _{LEB}	前沿消隐			300		ns
V _{CS_OVP}	过压保护电压			1.2		V
N _{CS_OVP}	过压保护防抖周期		-	3	-	Cycles
V _{CS_Short}	短路保护电压			60		mV
T _{CS_Short}	短路保护检测时间			1.5		μs
N _{CS_Short}	短路保护防抖周期		-	2	-	Cycles
I _{FCS}	启动配置电流		434	450	466	μA

T _{OPP}	过功率保护防抖时间			160		ms
辅助绕组检测 (ZCD)						
V _{Output_OVP}	输出过压保护电压		2.242	2.247	2.258	V
N _{Output_OVP}	输出过压保护防抖周期		-	7	-	Cycles
V _{Zero-Crossing}	过零检测电压			70		mV
I _{ZCD}	启动开短路检测电流			60		μA
V _{ZCD_Open}	开路检测电压			2.1		V
V _{ZCD_Short}	短路检测电压			0.1		V
配置引脚 (BIAS)						
I _{BIAS}	启动配置电流		434	450	466	μA
保护引脚 (FAULT)						
I _{FAULT}	过温检测电流		96.5	100	103.5	μA
V _{NTC_Thres}	过温	启动后	0.35	0.4	0.45	V
		启动前	0.85	0.91	0.95	V
V _{FAULT_OVP}	过压保护电压		2.95	3	3.05	V
数模接口						
V _{ADC0}	ADC0 参考电源		1.988	2	2.012	V
	ADC0 分辨率		-	9	-	Bits
V _{ADC1}	ADC1 参考电源		2.242	2.246	2.258	V
	ADC1 分辨率		-	8	-	Bits
V _{DAC}	DAC 参考电源		0.75	0.765	0.78	V
	DAC 分辨率		-	9	-	Bits
驱动引脚 (GATE)						
V _{Drive}	驱动电压		5.5	6	6.5	V
I _{Sink}	下拉电流			1.1		A

典型温度特性曲线

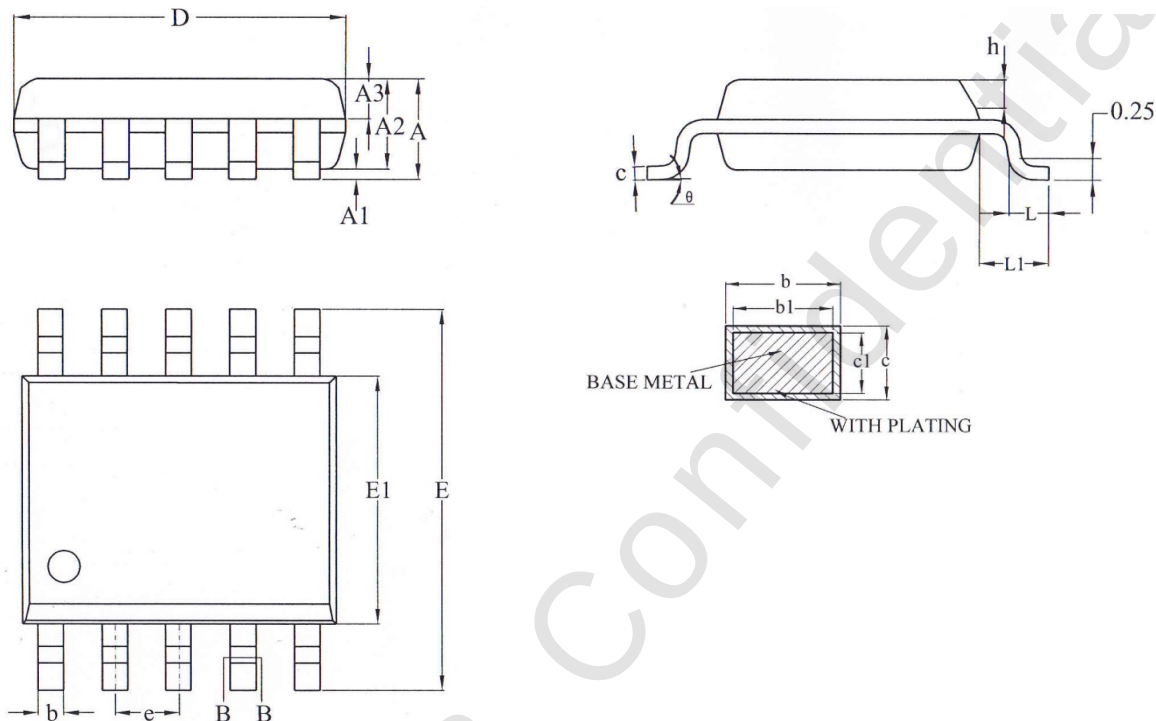


典型应用图



封装外形

单位: (mm)



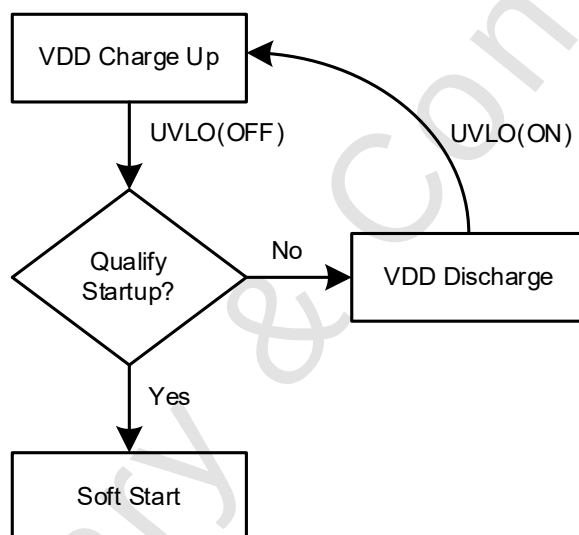
SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.75
A1	0.10	—	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	—	0.47
b1	0.38	0.41	0.44
c	0.20	—	0.24
c1	0.19	0.20	0.21
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.00BSC		
h	0.25	—	0.50
L	0.50	—	0.80
L1	1.05REF		
θ	0	—	8°

使用说明

SP9800/SP9810 是一款高性能数模混合信号控制的 AC/DC 反激控制芯片，适合应用在高功率密度的反激电源方案中。

◆ 启动时序

芯片集成了高压启动电路，在 HV 引脚通电的状态下，其可以为 VDD 引脚提供约 3.5mA 的充电电流。当 VDD 被充电到达 UVLO(OFF)之后，充电电流关闭，模拟电路会告诉数字核已准备好。数字电路会开启包含 OTP 寄存器读取、BIAS 配置、ZCD 外接电阻、Brown-in/out、AC OVP、FAULT 电压和 FB 电压等在内的有效性检查，其中 Brown-in 和 AC OVP 需要持续检查 26ms。如果全部的检查都通过了，芯片会开始进入软起动阶段，由变压器辅助绕组提供工作电流；如果任何一项检查没有通过，芯片不会进入软起动，VDD 会被放电至 UVLO(ON)，然后开启新一轮启动周期。



◆ ZCD 外接电阻自检

由于 ZCD 引脚负责检测辅助绕组的信号至关重要，芯片会在有效性检查时，从 ZCD 引脚流出 60μA 电流判断外部采样电阻是否存在开路或短路。如果 ZCD 电压低于 V_{ZCD_Short} ，则认为存在 ZCD 短路；如果 ZCD 电压高于 V_{ZCD_Open} ，则认为存在 ZCD 开路。启动后，不再检测外接电阻情况。

◆ 前沿消隐，输出整流管短路保护（CS OVP）和采样电阻短路保护（CS Short）

芯片采用逐周期的电流峰值模式控制，功率管电流由串联在源极对地的采样电阻得到。在功率管打开时，吸收二极管的反向恢复电流和寄生电容的放电电流在采样电阻上会造成很高的电压尖峰，容易引起误关断。芯片内置了前沿消隐时间，可以屏蔽开通尖峰的影响。而在前沿消隐时间内，比较器仍然可以在 CS 触发 V_{CS_OVP} 时关闭功率管，防止输出整流管已短路，连续三个周期触发则停止工作。

如果采样电阻在系统启动前就已经短路了，那么有很高的风险损坏功率管。因此，芯片在打开功率管后的 T_{CS_Short} 内持续检测 CS Short 比较器结果，如果没有发生翻转则认为发生了 CS Short，连续两个周期触发就停止工作。

◆ 输出电压采样, Vo UVP&OVP

芯片会在变压器去磁阶段采样 ZCD 的平台电压, 间接获得输出电压信息。在一个合理的设计中, ZCD 平台电压 2V 时应该对应输出的最高稳态电压。Vo UVP 有 0.288V 和 0.48V 两种配置, 分别应对 3.3-20V 系统和 3.3-12V 系统; 防抖时间有 40ms 和 20ms 两种配置, 该时间在启动时翻倍。Vo OVP 阈值固定为 2.246V, 防抖周期为 7 个。

在启动后 20ms 内, 芯片可以配置开启开机 Vo OVP 档位, 阈值为 $2.2 \times V_o \text{ UVP}$, 用于快充电源开机默认 5V 电压保护, 其他类型的电源可选配。

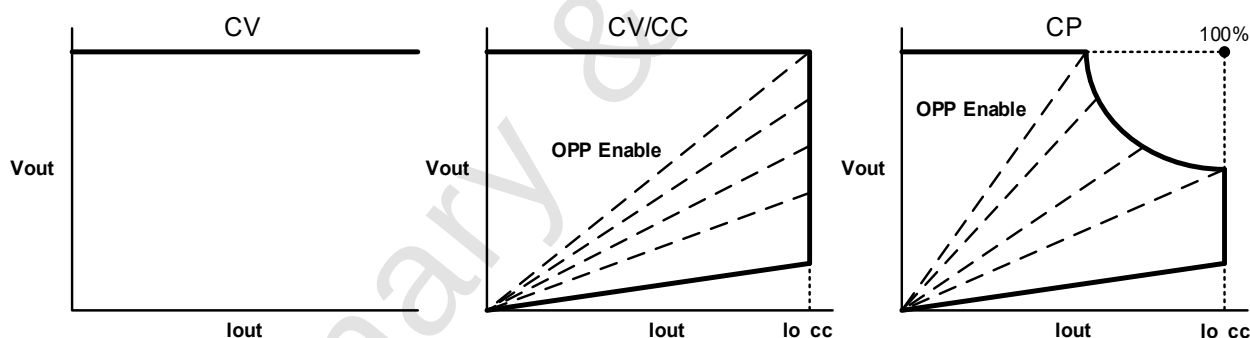
◆ CC/CV/CP 控制, 过功率保护 (OPP)

芯片有三种输出恒压恒流模式可供选择, 不同的输出 V-I 曲线如下图。当配置为 CV/CC 模式时, 输出电流到达设定的恒流点 I_{o_cc} 后, 电流环会介入来确保高低压输出 OCP 的一致性。在 DCM 工况下, 输出电流可以通过采样电流峰值 V_{ipk} 和变压器去磁时间 T_{rst} 得到: $I_o = \frac{V_{ipk} N_{ps} T_{rst}}{2 R_{is} T_s}$ 。令 $I_{o_cc} = K_i \frac{N_{ps}}{R_{is}}$, K_i 作为内部恒流基准有 8 种配置: 0.096V, 0.115V, 0.134V, 0.153V, 0.172V, 0.191V, 0.219V, 0.255V, 方便不同系统设计。例如, 配置 K_i 为 0.153V, 圈比为 6, 电流采样电阻为 0.2, 恒流理论值为 4.59A。

当 OPP 功能开启时, 只要电流达到恒流点并持续防抖时间后就保护, 见下图虚线部分。

在 OPP 功能关闭后, 系统可以在电流环下稳定工作, 过载时需要触发 Vo UVP 才会保护。

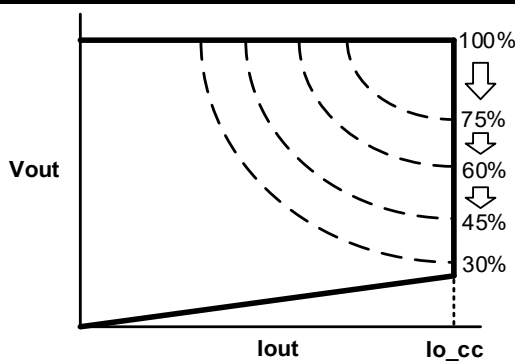
当配置为 CV 模式时, 芯片不会主动限制输出电流, 尽最大可能维持输出电压直到触发其他保护。



在 CP 模式下, 以 CV/CC 模式的最大功率为 100% 功率基准, 有四种限额百分比可选择: 75%、60%、45%、30% (以 5-20V PDO 为例, 对应的下方转折点分别为 15V、12V、9V、6V), 一方面可以满足不同设备与应用对输出限流的需求, 如多口充电器低压需要大电流输出, 另一方面可以实现有触发条件的功率降额。芯片会根据限额百分比将 I_{o_cc} 换算为当前输出电压的恒流点, 当电流到达换算的恒流点后, 电流环会介入。

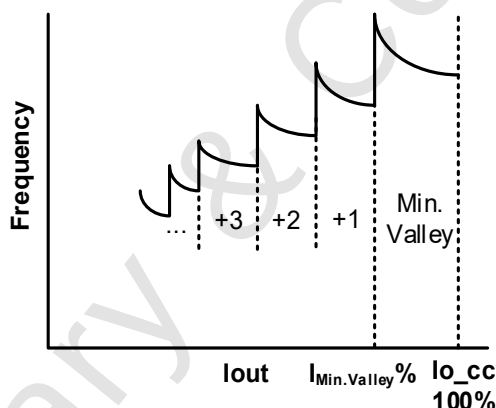
◆ 降功率控制 (需提前说明需求)

在功率降额功能开启的情况下, 原设定的 V-I 曲线在条件触发后会发生变化, CC/CV 模式可以转变为 CP 模式, CP 曲线段最低可以降低为 45%。触发功率降额的条件二选一: 交流输入低于 V_{HL} , 或芯片温升触及预设的降功率温度点。



◆ 输出电流计算和谷底锁定

在恒压控制段，芯片会计算输出电流对恒流点的百分比，以此来决定需要锁定的谷底个数，最多可以锁定 8 个谷。当输出电流变大时，谷底个数会减小，频率升高；当输出电流变小时，谷底个数会增加，频率降低。最高频率限制有四档：130kHz、180kHz、260kHz 和 350kHz。当交流输入低于 $V_{H/L}$ 时，最少谷数（Min.Valley）为 1；当交流输入高于 $V_{H/L}$ 时，可以选择最少 1、2、3、4 不同的谷数，以此来调整工作频率。为了适应不同系统，进入最少谷数时对应的百分比 $I_{Min.Valley}\%$ 也有四种配置：75%、66%、58%、51%，输入高低压可以分别设置。



◆ 轻载控制

当输出电流进一步降低，芯片会退出谷锁进入 PFM 模式。芯片会根据当前的 FB 电压，在最大谷锁数之后增加成比例的时间，同时驱动的开通电流会减少，来降低次级整流管的电压应力。该阶段 CS 峰值不变，FB 越低，增加的时间越多，工作频率就越低。工作频率最终会被限制在最小值 25kHz，避免落入音频段。随着负载进一步降低，CS 也会继续降低至最小值，进入 Burst 模式。芯片会根据 FB 电压决定是否打出开关。为了保证不同输出电压下进出 Burst 模式的负载一致性，芯片会根据输出电压调整环路参数。

◆ 低功耗模式

当系统工作在 Burst 模式且不需要打开开关时，数字核会将主频降低，以此减小供电电流和损耗。

◆ Cap-Less™ 技术（限 SP9800）

在交流 90Vac 输入，且使用的输入高压母线电容容量较小时，母线电压通常会跌落低于 65V，普通的谷底锁定控制的峰值电流会达到上限，频率变低，效率跟随降低，无法提供足额功率支持输出电压。为解决这个问题，SP9800 内置了创新的 Cap-Less™ 技术，可以实现小电容下系统稳定工作，降低纹波，缩小

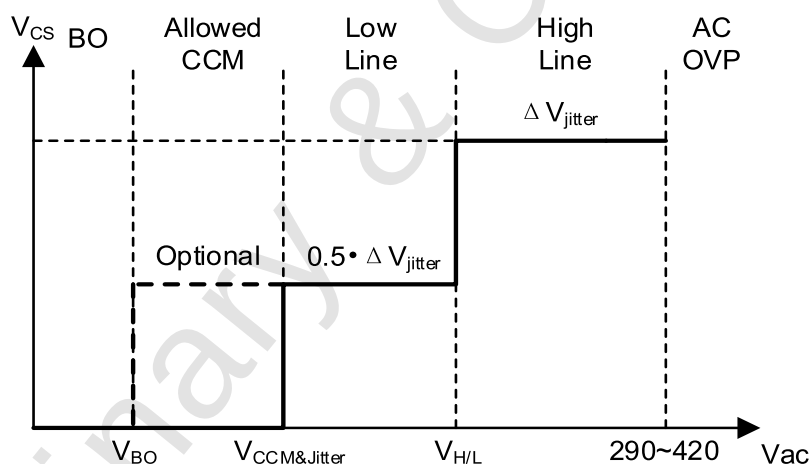
系统体积。

当反激工作在临界电流模式（BCM）时，芯片记录变压器电流峰值为 i_{pk1} 和对应的关断时间 T_{off1} ；若某一周期的电流峰值没有高于 i_{pk1} ，则按原有的关断逻辑结束后开通反激开关；若某一周期的电流峰值高出 i_{pk1} ，差值为 Δi 时，控制开关使该周期的关断时间减少为 $T_{off1} - k \cdot \Delta i$ ，则该周期结束时电流不能回到零，从而进入连续电流模式。之后，以电流峰值为判断条件，反激会在 DCM 和 CCM 间转换。该方式能够平滑结合第一波谷锁定，稳定控制和调节反激进入 CCM 时占空比的程度和速度。 i_{pk1} 即决定了开始进入 CCM 的位置，芯片有 0.54V 和 0.60V 两个配置选项。

当交流输入升高时，系统不再需要进入 CCM。所以，芯片会检测交流输入电压，当高于 $V_{CCM\&Jitter}$ 时，不再进入 CCM，进入纯粹的谷底锁定模式。 $V_{CCM\&Jitter}$ 有 107Vac 和 132Vac 两种配置。

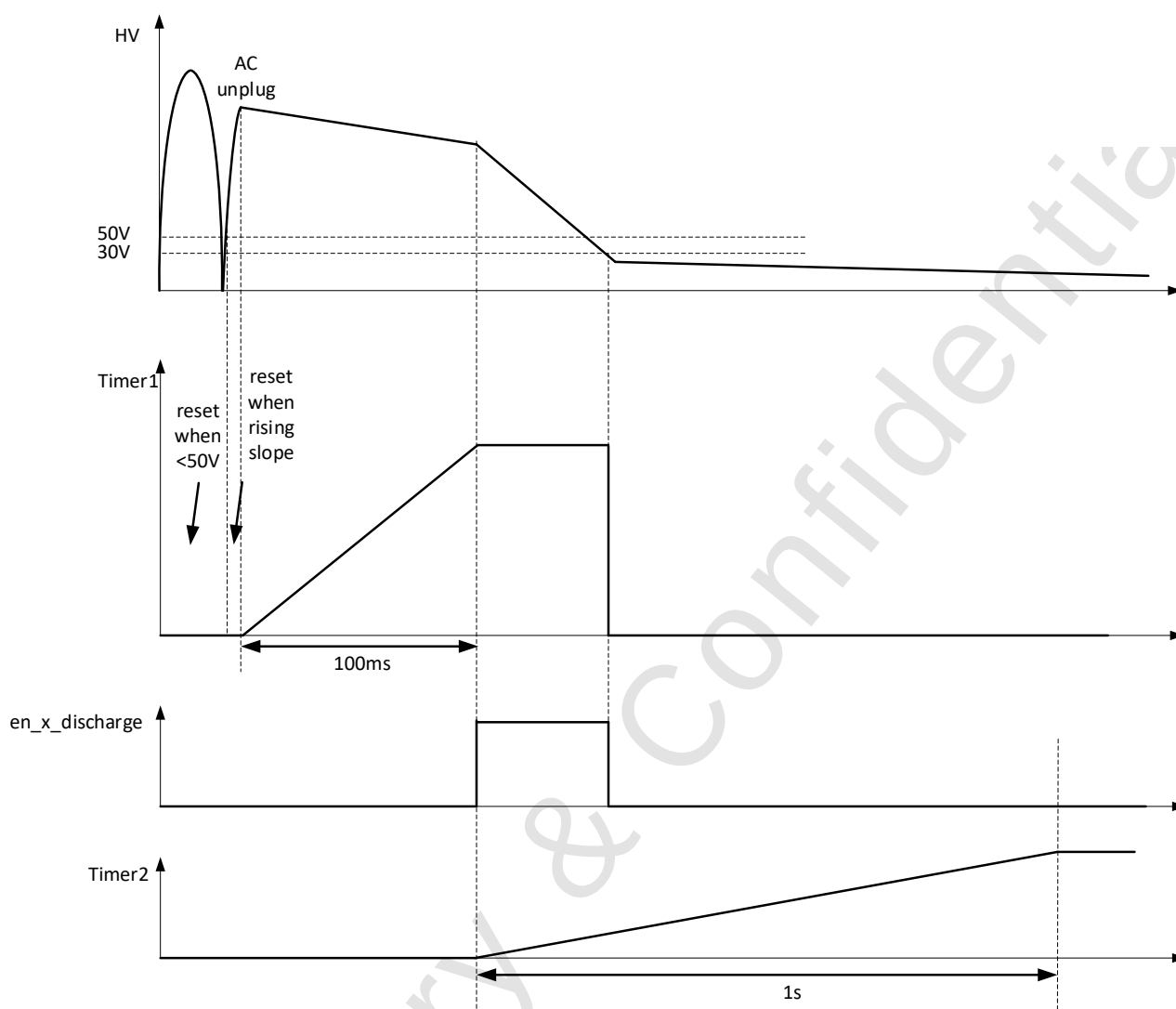
◆ 智能抖频

为改善 EMI，芯片内置抖频功能，在 CS 上叠加了一个频率为 f_{jitter} 的电压 ΔV_{jitter} 。但过强的抖频会造成输出纹波变大，所以芯片会根据交流输入改变叠加电压幅值。当交流输入低于 $V_{H/L}$ 时，母线电压波动变大，开关频率会随之波动，频段自然分散，纹波会比高压输入时大，所以芯片会将抖频叠加电压减半。在纹波要求更小的应用场合，可以选择在 $V_{CCM\&Jitter}$ 以下关闭抖频，减小 90Vac 的满载纹波。在该 AC 电压下，标准通常不要求测量 EMI 性能。该阈值同时是开启 CCM 的必要条件之一。



◆ X 电容放电

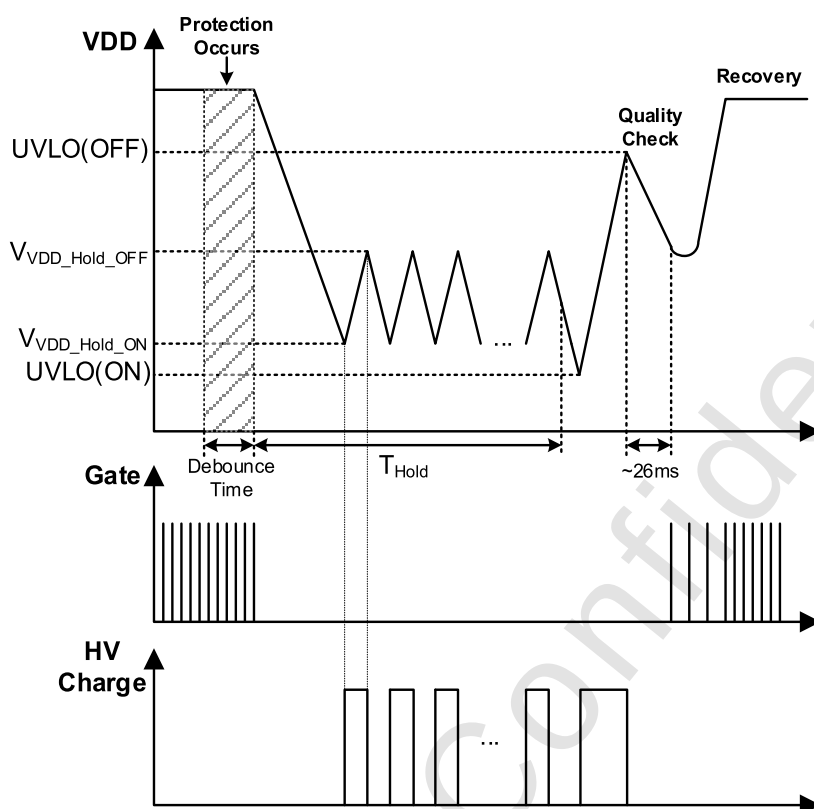
AC 拔线检测和 X 电容放电都是基于 HV 引脚电压采样来实现。当 HV 持续高于 50Vdc，并且在 100ms 内没有检测到上升斜率，就被认为发生了拔线行为，然后开启 X 电容放电动作，HV 至 VDD 的供电开关会打开，同时 VDD 对地会阶段性放电。当 HV 电压低于 30V，或检测到上升斜率，或放电时间超过 1s 时，X 电容放电动作会停止。芯片针对直流输入有做检测判断，不支持直流电输入。



◆ VDD 维持

当输出发生电压或电流切换时，芯片有时会进入深度 Burst 模式，没有足够的开关给 VDD 充电。如果 VDD 电容用得较小，芯片容易误触发 UVLO(ON)导致关机。因此在正常工作状态，芯片会在 VDD 跌落至 $V_{VDD_Hold_ON}$ 时强制打出开关，维持 VDD 不进一步下跌。另外，也可以选择将 HV 供电开关在此时打开，利用交流输入维持 VDD 电压，HV 供电开关会在 VDD 上升至 $V_{VDD_Hold_OFF}$ 停止。

部分保护发生后，VDD 对地放电至 $V_{VDD_Hold_ON}$ 时会停止，HV 供电开关会打开继续为 VDD 充能直到 $V_{VDD_Hold_OFF}$ ，之后供电开关关闭，再次开始 VDD 对地放电循环。芯片在这个过程会开启计时，当计时结束后，HV 供电开关不再打开，VDD 触发 UVLO(ON)关机重启。由于主功率回路没有开关，这种机制可以降低保护持续发生时的系统输入功耗。



◆ 启动配置

为了在电源设计前期灵活调试，BIAS 和 CS 引脚开放了部分参数供外部配置，其优先级高于 OTP 寄存器配置。在启动阶段，BIAS 引脚会流出 450 μ A 电流，连接不同对地电阻会产生相应压降，该压降被用来配置内部 CC/CV/CP 曲线相关参数，具体见下表。如果没有合适的组合，可以关闭外部配置，以实际 OTP 寄存器配置为准。

Vbias(V)	建议 Rbias(k Ω)	曲线模式	恒流基准 K _i
<0.36	0.51	CP 45%	0.255
0.43-0.65	1.2	CP 60%	0.219
0.72-0.94	1.8	CV	0.191
1.01-1.23	2.4	CV/CC	0.219
1.3-1.52	3.0	CV/CC	0.191
1.59-1.81	3.6	CV/CC	0.172
1.88-2.10	4.3	CV/CC	0.153
>2.17	5.6	CV/CC	0.134

在启动阶段，CS 引脚外部串联电阻也可以用来配置最高限制频率，原理与 BIAS 引脚类似。

Vcs(V)	建议 Rcs(k Ω)	Max Frequency(kHz)
<0.361	0.43	350
0.43-0.65	1.1	260
0.72-0.94	1.8	180
>1.01	2.4	120

◆ FAULT 引脚功能

FAULT 引脚具有外部 NTC OTP 和自身 OVP 两种功能。检测外部 NTC 电阻时，引脚会流出 100 μ A 电流。在启动过程的有效性检查时，如果 FAULT 电压低于 0.91V，则认为已触发外部 NTC OTP；启动后，在 15%的恒流点以下工作时 100 μ A 电流会被关闭来提高效率，不会触发该保护；在 15%的恒流点以上工作时，如果 FAULT 电压低于 0.4V，则认为触发该保护。

引脚电压在任何时刻只要高于 $V_{\text{FAULT_OVP}}$ ，就会触发 FAULT OVP。

◆ 内部温度点

芯片内置了结温过温保护，当结温超过了设置的温度点 OTP High 后会停止工作。重启时，需要等待结温低于 OTP Low 之后芯片才可以恢复工作。同样，降功率控制中预设的降额温度点也有高低两档，当结温超过了 Derating High 后会触发功率降额；而当结温低于 Derating Low 后会恢复原有的功率曲线。四个内部温度点各有四个配置选项，详情见下表。

	1	2	3	4
OTP High	146°C	134°C	126°C	114°C
OTP Low	126°C	102°C	86°C	70°C
Derating High	120°C	112°C	104°C	96°C
Derating Low	90°C	82°C	74°C	66°C

◆ 故障码上报

故障或保护发生后，CS 引脚会发送一次故障码，对应相应的保护类型如下图所示。故障码的格式是 40kHz，12.8 μ s 脉宽的脉冲。脉冲的个数即代表故障码。

Fault Name	VDD Hold	ID	Fault Name	VDD Hold	ID
ZCD Short	No	17	Die OTP	No	8
ZCD Open	No	16	CS Short	Yes	7
FAULT OVP	Yes	15	External NTC OTP	Yes	6
AC Unplug (X-cap Discharge)	Yes	14	CS OVP	Yes	5
FB Low	No	13	AC Brown-out	No	4
Overpower (OPP)	Yes	12	Vo OVP	Yes	3
VDD OVP	No	11	Vo UVP	Yes	2
AC OVP	Yes	10	No Valley Detected	Yes	1
FB High (OLP)	Yes	9			

声明：

- 1、无锡硅动力微电子股份有限公司保留 DATA SHEET 的更改权，恕不另外通知。客户在下单前应获取最新版本资料，并验证相关信息是否完整和最新。
- 2、任何半导体产品在特定条件下都有一定的失效或发生故障的可能，买方有责任在使用本公司产品进行系统设计和整机制造时遵守安全标准并采取安全措施，以避免潜在失败风险可能造成人身伤害或财产

损失情况的发生。

3、产品提升永无止境，我公司将竭诚为客户提供更优秀的产品。

Preliminary & Confidential